

SON-2186

#6  
PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Patent Application of )  
Akira ARIMIZU ) Application Branch  
Serial No. To Be Filed )  
Filed: August 13, 2001 )  
For: PREAMPLIFIER CIRCUIT )

J1036 U.S. PTO  
09/927534  
08/13/01

CLAIM TO PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents  
Washington, D.C. 20231

Sir:

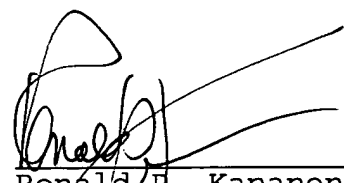
The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of priority provided under 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appl. No. 2000-246473 filed August 15, 2000

In support of this claim, filed herewith is a certified copy of said original foreign applications.

Respectfully submitted,

Dated: August 13, 2001

  
\_\_\_\_\_  
Ronald P. Kananen  
Reg. No. 24,104

**RADER, FISHMAN & GRAUER P.L.L.C.**  
1233 20<sup>TH</sup> Street, NW  
Suite 501  
Washington, DC 20036  
202-955-3750-Phone; 202-955-3751 - Fax  
Customer No. 23353

501,717, VSCC

日本国特許庁  
JAPAN PATENT OFFICE

J1036 U.S. PTO  
09/927534  
08/13/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出願年月日  
Date of Application:

2000年 8月15日

出願番号  
Application Number:

特願2000-246473

出願人  
Applicant(s):

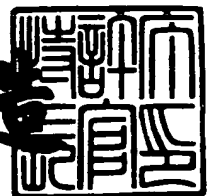
ソニー株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 5月30日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3048071

【書類名】 特許願

【整理番号】 0000495501

【提出日】 平成12年 8月15日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 03/19

【発明者】

    【住所又は居所】 鹿児島県国分市野口北5番1号 ソニー国分株式会社内

    【氏名】 有水 明

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

    【代表者】 出井 伸之

    【連絡先】 知的財産部 03-5448-2137

【手数料の表示】

    【予納台帳番号】 005094

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 プリアンプ回路

【特許請求の範囲】

【請求項 1】 コンピュータから出力されるデジタル映像信号を D/A 変換回路で変換した結果のアナログ映像信号を表示装置に伝えるコンピュータ表示用のプリアンプ回路において、

前記 D/A 変換回路の電流出力特性に合わせて入力特性を電流入力とすることを特徴とするプリアンプ回路。

【請求項 2】 内部にトランスコンダクタンスアンプを用いた電流変換回路を設けたことを特徴とする請求項 1 に記載のプリアンプ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プリアンプ回路に関し、特にカラーディスプレイ用のプリアンプ回路に関する。

【0002】

【従来の技術】

一般的なコンピュータディスプレイの表示システムの構成図を図 5 に示す。図 5 において、符号 2 はプリアンプ、符号 3 はメインアンプ、符号 4 は CRT である。また、今後、コンピュータ本体からディスプレイへの入力信号がデジタルとなった場合に想定されるシステムの構成図を図 6 に示す。図 6 において、符号 1 はデジタル信号処理回路、符号 2 はプリアンプ、符号 3 はメインアンプ、符号 4 は CRT、符号 5 は電流-電圧変換回路、符号 6 はバッファアンプである。

図 5 に示すように、現在のコンピュータディスプレイは、コンピュータからの信号をアナログで受け、プリアンプ 2 にて OSD (On Screen Display) 信号やブランキング信号をミックスして、コントラスト・輝度の調整を行った後、メインアンプ 3 で数十 V p p の振幅にまで増幅し、CRT 4 へ信号を送っている。

【0003】

さらに、近年、LCD ディスプレイが普及しはじめたことにより、図 6 に示し

たように、コンピュータとディスプレイの間をアナログ信号に変換することなく、デジタル信号のまま伝送するケースも見られるようになった。コンピュータディスプレイ間をデジタル信号で伝送することで、さまざまな画像処理がディスプレイ単体でも可能となるうえ、信号伝送経路での画像劣化を防ぐことができることから、今後、このようにデジタル信号による伝送を用いることが増加するものと考えられる。

## 【 0 0 0 4 】

図 7 に、図 6 のコンピュータディスプレイの表示システムの構成図中、デジタル信号処理回路 1 とプリアンプ 2 との間を詳細に示した図である。図 7 において、符号 1 はデジタル信号処理 IC、符号 2 はプリアンプ、符号 5 は電流－電圧変換回路としての負荷抵抗、符号 6 はバッファアンプ、符号 7 は基板パターンの配線容量、符号 1 1 は基準電流源、符号 1 2 はビデオ DAC (Digital to Analog Converter)、符号 1 3 は基準抵抗、符号 1 4 は直流電源である。図 7 では、RGB 信号の内の R 信号のみについて示したが、同様な回路が G 信号、B 信号にも設けられているものとする。

## 【 0 0 0 5 】

現在のデジタル信号処理 IC の出力は、しかし、図 7 に示すように電流出力型広帯域ビデオ DAC 1 2 となっているのが一般的である。一方、プリアンプ 2 の方は電圧信号入力が一般的であるために、双方の入出力仕様が異なった状態となっている。そこで、デジタル信号処理 IC 1 の出力信号電流を負荷抵抗 5 にて電圧に変換してから、プリアンプ 2 に入力することとなる。

この場合、IC の外部の負荷抵抗 5 で電流－電圧変換を行うため、IC 内部で行うよりも浮遊容量が多く周波数特性が劣化しやすくなり、また電圧変換後の基板配線パターンの配線抵抗、配線容量により伝送系でも周波数特性が低下する（クランプコンデンサや基板パターンの配線容量 7 を介してプリアンプ 2 に信号を入力するため、デジタル信号処理 IC 1 から見てプリアンプ 2 側がハイインピーダンスに見える）。信号帯域が高いために、基板のパターン配線容量による周波数特性低下を抑制する目的で、負荷抵抗 5 とプリアンプ 2 の間にバッファアンプ 6 を設ける必要も生じてくる。

## 【 0 0 0 6 】

## 【発明が解決しようとする課題】

上述のごとく、従来のコンピュータディスプレイ用のプリアンプでは、デジタル信号処理 IC の電流出力を外部の負荷抵抗を用いて電圧信号に変換した後で、入力するようにしていた。このため、浮遊容量の影響を受けやすく周波数特性が低下するという問題があった。これを避けるためには、負荷抵抗とプリアンプの間にバッファアンプを設けるなどの必要があった。

本発明は、デジタル信号処理 IC 出力とプリアンプの信号入力の仕様を合わせるという比較的簡単な方法でこの問題を解決して、デジタル信号処理 IC とプリアンプに余分な素子を付加することなく、良好な周波数特性を得ることが可能なコンピュータディスプレイ用のプリアンプ回路の実現を課題とする。

## 【 0 0 0 7 】

## 【課題を解決するための手段】

上記課題を達成するため、本発明は、コンピュータから出力されるデジタル映像信号を D/A 変換回路で変換した結果のアナログ映像信号を表示装置に伝えるコンピュータ表示用のプリアンプ回路において、前記 D/A 変換回路の電流出力特性に合わせて入力特性を電流入力とすることを特徴とする。

これにより、比較的少ない素子構成で、浮遊容量の影響が少なく、良好な周波数特性を得ることが可能なコンピュータディスプレイ用のプリアンプ回路を実現することができる。

## 【 0 0 0 8 】

## 【発明の実施の形態】

以下、本発明にかかるプリアンプ回路を添付図面を参照にして詳細に説明することにする。

## 【 0 0 0 9 】

図 1 に本発明のプリアンプ回路を用いたコンピュータディスプレイの表示システムの構成図を示す。図 1 において、符号 1 はデジタル信号処理回路、符号 2 はプリアンプ、符号 3 はメインアンプ、符号 4 は CRT である。システム構成上では、デジタル信号処理 IC 1 とプリアンプ回路 2 の信号入出力仕様を合わせるこ

とにより、図6にあった電流－電圧変換回路とバッファアンプが削除された構成となっている。

#### 【0010】

図2および図3は、図1のコンピュータディスプレイの表示システムの構成図中のデジタル信号処理回路1とプリアンプ2との間を詳細に示した図である。図2および図3では、RGB信号の内のR信号のみについて示したが、同様な回路がG信号、B信号にも設けられているものとする。図2および図3において、符号1はデジタル信号処理IC、符号2はプリアンプ、符号11は基準電流源、符号12はビデオDAC、符号13は基準抵抗、符号14は直流電源、符号21は電流変換回路、符号22は基準抵抗、符号23は直流電源である。

#### 【0011】

プリアンプ2を電流入力とするにあたり問題となるのは、プリアンプ内で信号電流を電圧に変換するために使用する内部抵抗のばらつきや温度特性が出力信号振幅へ影響を与えないようにすることである。

本発明は、この課題を、図2に示すようにプリアンプ2がデジタル信号処理IC1から基準電流(IREF)をもらうか、または、図3に示すようにプリアンプ2の基準外部抵抗22を使用してプリアンプ2内部で基準電流(IREF)を作り、さらに、プリアンプ2内部で基準電流(IREF)と内部抵抗を使用して生成した電流変換回路21を設けることで、解決するようにしている。

#### 【0012】

この変換回路21は、図4のような特性の一致したペアトランジスタを用い、このトランジスタのトランスコンダクタンスの変化を利用したトランスコンダクタンスアンプによって実現することができる。

図4において、Iirefが外部抵抗(ばらつき・温度特性がIC内部抵抗より遥かに少ない)に依存した基準電流(IREF)であり、IinがIC内部抵抗に依存した電流である。IN+/IN-端子に入力されたビデオ信号は、トランスコンダクタンスアンプを通り、OUT端子より出力される。IN+/IN-端子に入力されるビデオ信号は、この回路以前にプリアンプICの内部抵抗により電流－電圧変換され電圧信号となっている。ただし、このトランスコンダク

ンスアンプはその入力インピーダンスが低いために、電流－電圧変換も低抵抗で実行され、プリアンプ2の入力抵抗を低く押さえて電流入力を実現することができる。

【0013】

図4の回路でIN+／IN－両端子の差電圧を $\Delta V_{in}$ とし、トランジスタQ5とトランジスタQ6のベース間差電圧を $\Delta V$ 、OUT端子の電圧変化量を $\Delta V_{out}$ とすると、

【0014】

$$\Delta V = 2re * \{ \Delta V_{in} / (R1 + 2re) \} \quad (1)$$

ここで $re$ はトランジスタQ1、Q2、Q3、Q4のエミッタ抵抗

また、 $re = V_t / I_{iref}$  (ただし $V_t$ はトランジスタの熱電圧)

【0015】

$$\Delta V_{out} = R3 * \{ \Delta V / (2re') \} \quad (2)$$

ここで $re'$ はQ5、Q6のエミッタ抵抗

また、 $re' = V_t / I_{in}$

となる。式(2)に式(1)を代入して、

【0016】

$$\begin{aligned} \Delta V_{out} &= R3 * [ 2re * \{ \Delta V_{in} / (R1 + 2re) \} \\ &\quad / (2re') ] \\ &= (R3 / R1) * (re / re') * \Delta V_{in} \\ &= (R3 / R1) * \{ (V_t / I_{iref}) / (V_t / I_{in}) \} \\ &\quad * \Delta V_{in} \\ &= (R3 / R1) * (I_{in} / I_{iref}) * \Delta V_{in} \quad (3) \end{aligned}$$

ただし $R1 \gg 2re$ なので、 $R1 + 2re \doteq R1$ とする

となる。

【0017】

ここで、 $I_{iref}$ と $I_{in}$ とを定電圧 $V_{ref}$ よりそれぞれ外部抵抗 $R_{out}$ とIC内部抵抗 $R_{in}$ で作ったとすると、

【0018】



$$I_{i r e f}=V_{r e f} / R_{o u t} \quad (4)$$

$$I_{i n}=V_{r e f} / R_{i n} \quad (5)$$

で表される。

【0019】

また、デジタル信号処理 IC からの入力信号電流を  $A * I_{i r e f}$  とし（プリアンプの  $I_{i r e f}$  と同様に基準電流をつくる）、プリアンプ内部で抵抗  $R_{i n}$  によって電圧変換すると、

【0020】

$$\Delta V_{i n}=A * I_{i r e f} * R_{i n} \quad (6)$$

で表される。式（3）～式（6）から、

【0021】

$$\begin{aligned} \Delta V_{o u t} &= (R_3 / R_1) * \{ (V_{r e f} / R_{i n}) / \\ &\quad (V_{r e f} / R_{o u t}) \} * A * I_{i r e f} * R_{i n} \\ &= (R_3 / R_1) * \{ (V_{r e f} / R_{i n}) / \\ &\quad (V_{r e f} / R_{o u t}) \} * A * (V_{r e f} / R_{o u t}) * R_{i n} \\ &= (R_3 / R_1) * A * V_{r e f} \end{aligned} \quad (7)$$

となる。ここで、抵抗  $R_1$  および抵抗  $R_3$  は IC の内部抵抗であり温度特性・ばらつきを持つものの互いに打ち消し合うことが、式（7）から考えられるので、これらの影響が出力振幅には出ないことが判る。

【0022】

このように、本発明では、

1) デジタル信号処理 IC の信号出力とプリアンプの信号入力の仕様を統一することで、デジタル信号処理 IC の出力をそのままプリアンプ入力に接続できるため、中間回路が不要となり部品点数を削減することができる。

2) デジタル信号処理 IC とプリアンプ間の信号伝送を、電圧でなく電流で行うことにより、浮遊容量・基板パターン配線容量等による周波数特性低下を抑制できるため、基板設計における部品配置や配線引き回し等の自由度を増すことができる。

3) プリアンプ内に低入力インピーダンスのトランスコンダクタンスアンプを

用いた電流変換回路を設けることで、プリアンプの出力信号振幅が、IC内部抵抗の温度特性・ばらつきの影響を受けないようにすることができ、IC化に適した回路構成とすることができる。

#### 【0023】

##### 【発明の効果】

以上説明したように本発明の請求項1の発明は、コンピュータから出力されるデジタル映像信号をD/A変換回路で変換した結果のアナログ映像信号を表示装置に伝えるコンピュータ表示用のプリアンプ回路において、D/A変換回路の電流出力特性に合わせて入力特性を電流入力とすることを特徴とする。

これにより、デジタル信号処理ICの出力をそのままプリアンプ入力に接続できるため、中間回路が不要となり部品点数を削減することができ、浮遊容量・基板パターン配線容量等による周波数特性低下を抑制することができる。

#### 【0024】

本発明の請求項2の発明は、内部にトランスコンダクタンスアンプを用いた電流変換回路を設けたことを特徴とする。

これにより、プリアンプの出力信号振幅がIC内部抵抗の温度特性・ばらつきの影響を受けないようにすることができ、IC化に適した回路構成のプリアンプ回路を実現することができる。

##### 【図面の簡単な説明】

#### 【図1】

本発明のプリアンプ回路を用いたコンピュータディスプレイの表示システムの構成図。

#### 【図2】

本発明の一実施の形態のプリアンプ回路と前段のデジタル信号処理回路との構成を示す詳細図。

#### 【図3】

本発明の他の実施の形態のプリアンプ回路と前段のデジタル信号処理回路との構成を示す詳細図。

【図 4】

本発明のプリアンプ回路に用いられるトランスコンダクタンスアンプを用いた電流変換回路の回路図。

【図 5】

従来の一般的なコンピュータディスプレイの表示システムの構成図。

【図 6】

コンピュータ本体からの出力信号がデジタルの場合のコンピュータディスプレイの表示システムの構成図。

【図 7】

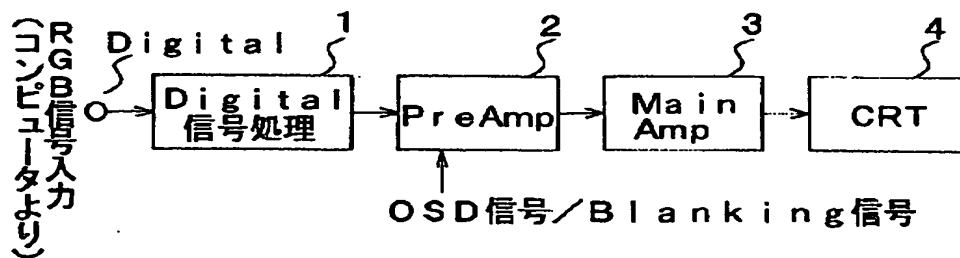
図 6 の構成におけるデジタル信号処理回路とプリアンプとの間の回路構成の詳細図。

【符号の説明】

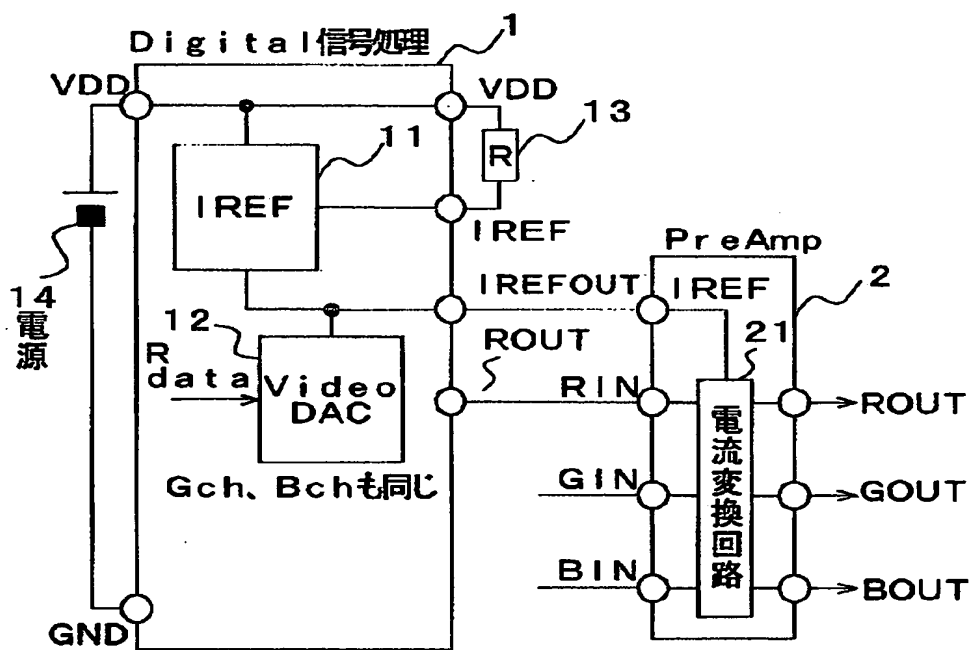
1 … デジタル信号処理 IC、2 … プリアンプ、3 … メインアンプ、4 … CRT、5 … 負荷抵抗、6 … バッファアンプ、7 … 基板パターンの配線容量、11 … 基準電流源、12 … ビデオ DAC、13 … 基準抵抗、14 … 直流電源、21 … 電流変換回路、22 … 基準抵抗、23 … 直流電源。

【書類名】 図面

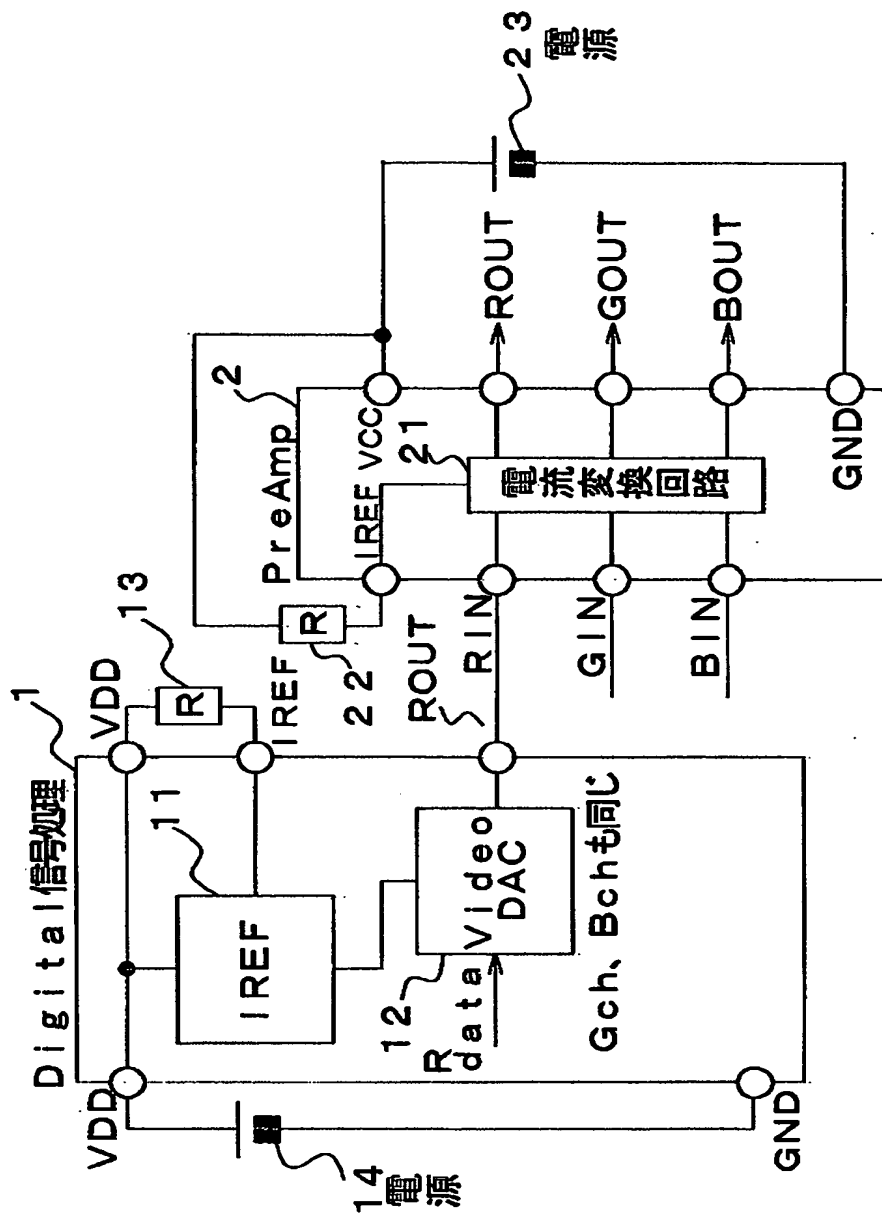
【図1】



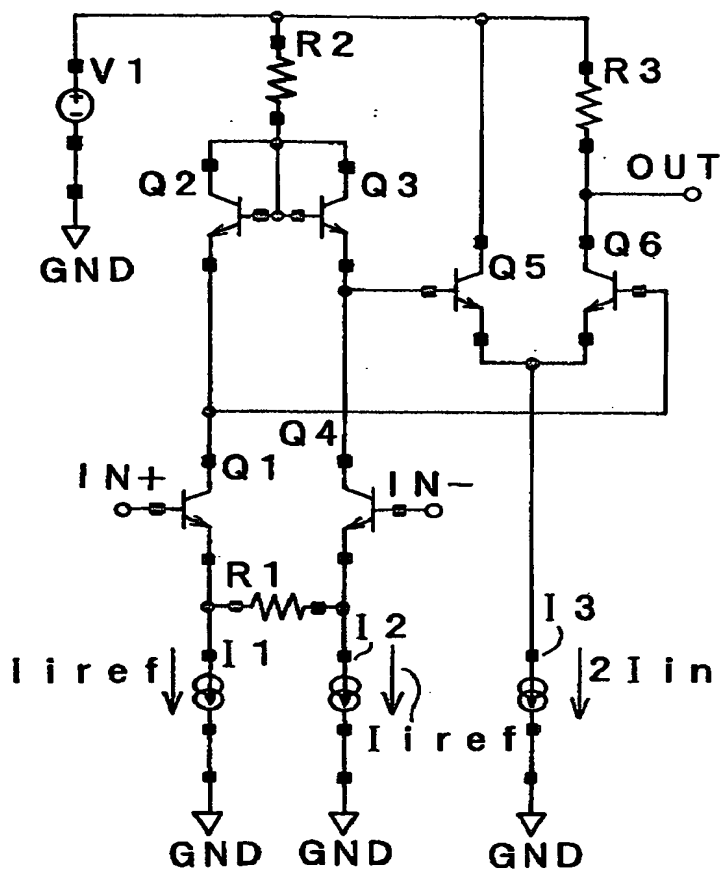
【図2】



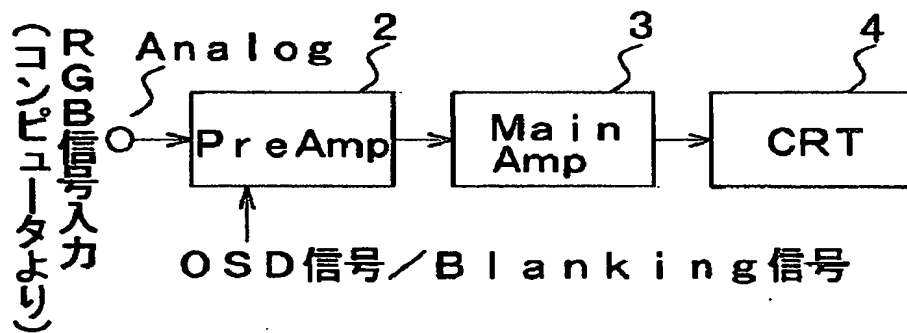
【図3】



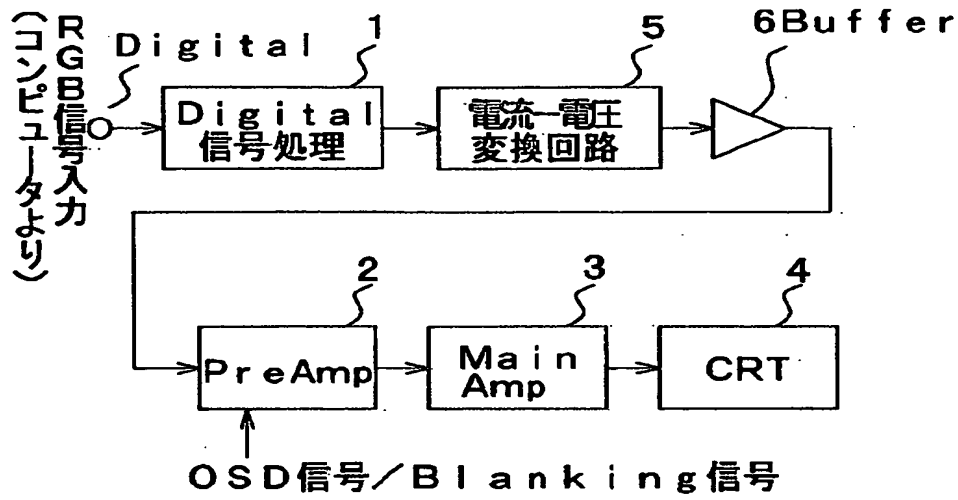
【図4】



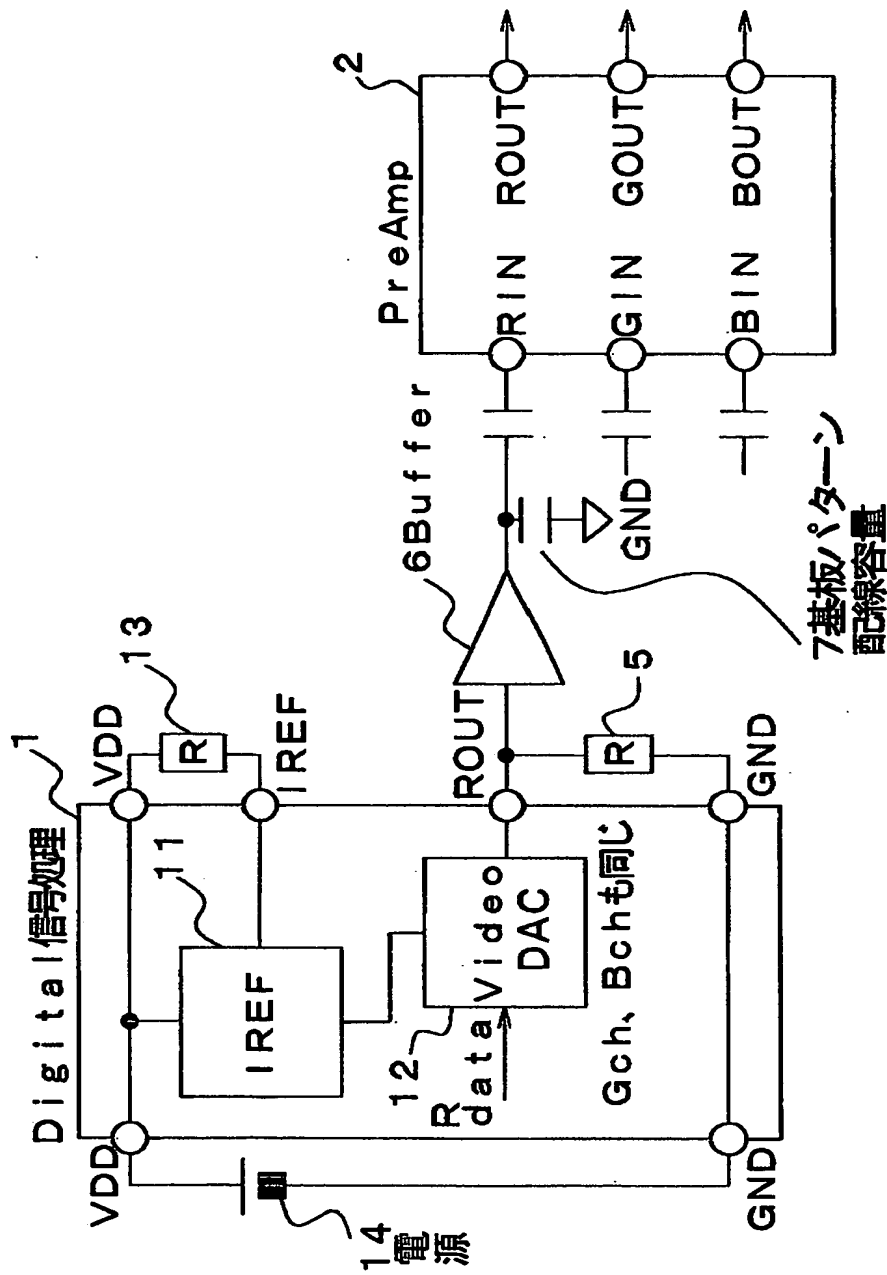
【図 5】



【図6】



【図 7】





【書類名】 要約書

【要約】

【課題】 デジタル信号処理 IC とプリアンプに余分な素子を設けることなく、良好な周波数特性を得ることが可能なコンピュータディスプレイ用のプリアンプ回路の実現を課題とする。

【解決手段】 コンピュータから出力されるデジタル映像信号をデジタル信号処理 IC 1 のビデオ D A 変換回路 1 2 で変換したアナログ映像信号を表示装置に伝えるコンピュータ表示用のプリアンプ 2 において、ビデオ D A 変換回路 1 2 の電流出力特性に合わせて入力特性を電流入力とすることを特徴とする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社